

Elektrik-Elektronik Mühendisliği Bölümü / Elektrik-Elektronik Mühendisliği Bölümü / Lisans (%100 İngilizce)						
Ders Kodu	Ders Adı	Teorik	Uygulama	Laboratuvar	Yerel Kredi	AKTS
EEE458	MİKROELEKTRONİK DEVRESİNİN TEMELLERİ	3,00	0,00	0,00	3,00	6,00
Ders Detayı						
Dersin Dili	: İngilizce					
Dersin Seviyesi	: Lisans					
Dersin Tipi	: Seçmeli					
Ön Koşullar	: Yok					
Dersin Amacı	: Bu dersin amacı yükselteç tabanlı tümeleşik devre yapılarının analiz ve tasarım temellerini öğretmektir.					
Dersin İçeriği	: BJT ve MOS transistörler, Çok transistörlü yükselteçlerin tasarım ve analizi. Analog tümeleşik devre yapıları. Basit ve kaskat akım aynaları, aktif akım aynaları, tek katlı ve çok katlı op-ampları.					
Dersin Kitabı / Malzemesi / Önerilen Kaynaklar	: Razavi, Fundamentals of Microelectronics, John Wiley					
Planlanan Öğrenme Etkinlikleri ve Öğretme Yöntemleri	: Sunum, ödev, deneysel çalışmalar					
Ders İçin Önerilen Diğer Hususlar	: -					
Dersi Veren Öğretim Elemanları	: Prof. Dr. Adnan Kaya					
Dersi Veren Öğretim Elemanı Yardımcıları	: -					
Dersin Verilişi	: -					
En Son Güncelleme Tarihi:	:					

Ders Öğrenme Çıktıları	
Bu dersi tamamladığında öğrenci :	
1	MOS transistörlerin çalışma bölgelerini tanımlama
2	Tek transistörlü devrelerin analiz edebilme
3	Yükselteçlerin giriş ve çıkış empedansını hesaplama
4	Çok katlı transistör devrelerini analiz etme
5	Basit ve kaskat akım aynalarını analiz etme
6	Tek katlı ve iki katlı op-ampları analiz etme
7	Diferansiyel yükselteçleri analiz etme
8	Çok katlı CMOS yükselteçleri analiz etme

Ön Koşullar						
Ders Kodu	Ders Adı	Teorik	Uygulama	Laboratuvar	Yerel Kredi	AKTS

Haftalık Konular ve Hazırlıklar						
	Teorik	Uygulama	Laboratuvar	Hazırlık Bilgileri	Öğretim Metodları	Dersin Öğrenme Çıktıları
1.Hafta	*BJT ve MOS transistör fiziği					
2.Hafta	*BJT ve MOS transistör fiziği					
3.Hafta	*Çok transistörlü yükselteçlerin analiz ve tasarımı					
4.Hafta	*Çok transistörlü yükselteçlerin analiz ve tasarımı					
5.Hafta	*Çok transistörlü yükselteçlerin analiz ve tasarımı					
6.Hafta	*Analog tümeleşik devre blokları					
7.Hafta	*Analog tümeleşik devre blokları					
8.Hafta	*Basit ve kaskat akım aynaları					
9.Hafta	*Aktif akım aynaları					
10.Hafta	*Tek katlı ve çift katlı op-amp devreleri					
11.Hafta	*Tek katlı ve çift katlı op-amp devreleri					
12.Hafta	*Diferansiyel yükselteçler					
13.Hafta	*Frekans cevabı					

Değerlendirme Sistemi %	
1	Mz : 40,000
2	Final : 60,000

AKTS İş Yüğü			
Aktiviteler	Sayı	Süresi(Saat)	Toplam İş Yüğü
Vize / Midterms	1	20,00	20,00
Final / Final	1	50,00	50,00
Derse Katılım / Attending lectures	14	5,00	70,00
Ev Ödevi / Homework	5	8,00	40,00
			Toplam : 180,00
			Toplam İş Yüğü / 30 (Saat) : 6
			AKTS : 6,00

Program Öğrenme Çıktısı İlişkisi											
	P.Ç. 1	P.Ç. 2	P.Ç. 3	P.Ç. 4	P.Ç. 5	P.Ç. 6	P.Ç. 7	P.Ç. 8	P.Ç. 9	P.Ç. 10	P.Ç. 11
Ö.Ç. 1	3	1	1	1	1	3	1	1	1	1	2
Ö.Ç. 2	1	3	2	1	4	1	1	3	4	3	3
Ö.Ç. 3	1	1	4	1	1	4	1	3	1	3	1
Ö.Ç. 4	2	3	1	1	1	1	1	1	1	1	1
Ö.Ç. 5	1	1	1	3	1	1	1	3	2	1	1
Ö.Ç. 6	2	2	2	1	1	1	3	1	1	1	1
Ö.Ç. 7	1	1	1	1	1	1	1	1	1	2	1
Ö.Ç. 8	2	1	1	4	1	1	2	1	3	1	1